



ΕΚΔΟΣΕΙΣ ΚΛΕΙΔΑΡΙΘΜΟΣ

6η αναθεωρημένη έκδοση

John L. Hennessy | David A. Patterson

ΑΡΧΙΤΕΚΤΟΝΙΚΗ ΥΠΟΛΟΓΙΣΤΩΝ

Μια ποσοτική προσέγγιση



Μετάφραση – Επισημονική Επιμέλεια: Δημήτρης Γκιζόπουλος
Κρήνη, Είση και Καλλιόπεια Γραφιστική Αθήνα

Κεφάλαιο 2

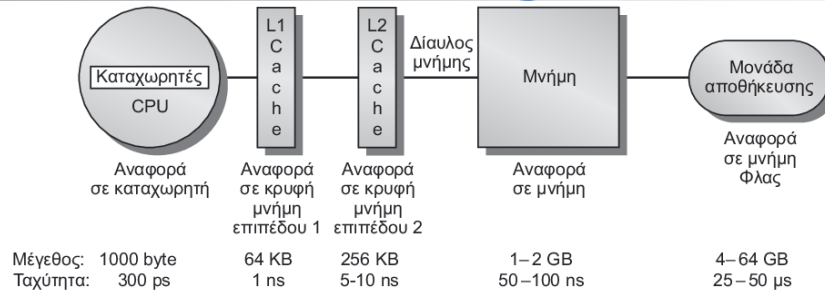
Σχεδίαση της ιεραρχίας μνήμης

Διαφάνειες διδασκαλίας του πρωτότυπου βιβλίου μεταφρασμένες στα Ελληνικά μετάφραση και επιστημονική επιμέλεια: Δημήτρης Γκιζόπουλος, Πανεπιστήμιο Αθηνών

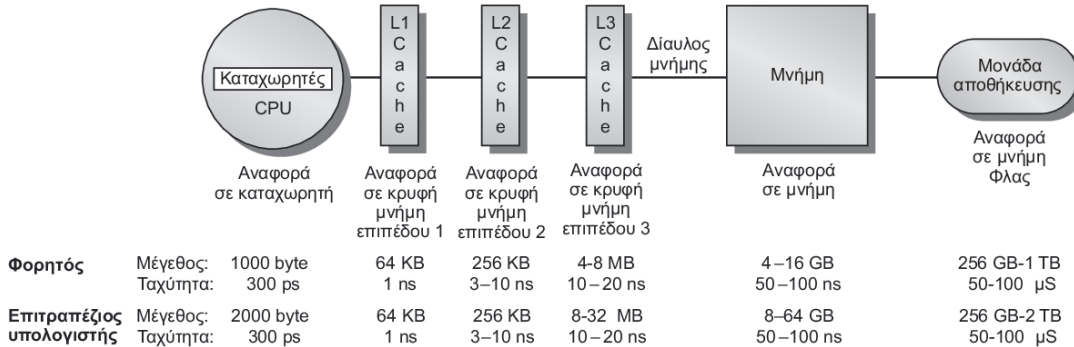
Εισαγωγή

- Οι προγραμματιστές επιθυμούν απεριόριστες ποσότητες μνήμης με χαμηλό λανθάνοντα χρόνο
- Η τεχνολογία γρήγορης μνήμης είναι πιο ακριβή ανά bit από την πιο αργή μνήμη
- Λύση: οργάνωση του συστήματος μνήμης ως ιεραρχία
 - Όλος ο διευθυνσιοδοτήσιμος χώρος μνήμης είναι διαθέσιμος στην μεγαλύτερη και πιο αργή μνήμη
 - Όλο και μικρότερες αλλά και ταχύτερες μνήμες, καθεμία από τις οποίες περιέχει ένα υποσύνολο της μνήμης που βρίσκεται από κάτω της, τοποθετούνται διαδοχικά προς το ανώτερο επίπεδο που είναι ο επεξεργαστής
- Η χρονική και χωρική τοπικότητα εγγυάται ότι σχεδόν όλες οι αναφορές μπορούν να βρεθούν σε μικρότερες μνήμες
 - Δίνει την ψευδαίσθηση μιας μεγάλης, γρήγορης μνήμης που εμφανίζεται στον επεξεργαστή

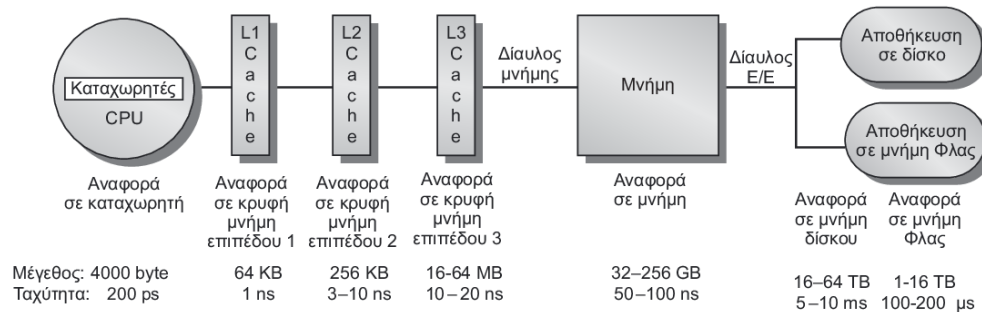
Ιεραρχία μνήμης



(Α) Ιεραρχία μνήμης για προσωπική φορητή συσκευή

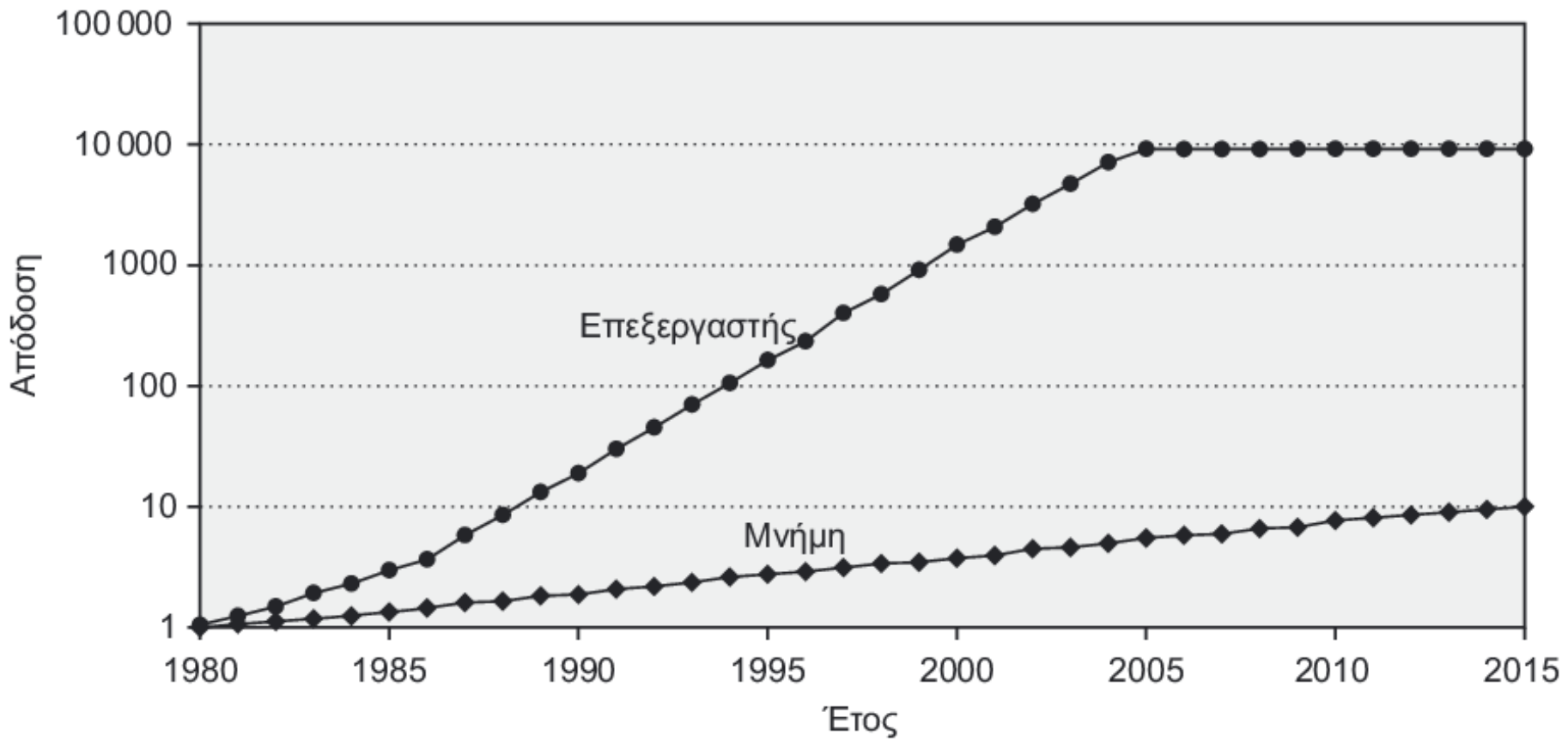


(Β) Ιεραρχία μνήμης για φορητό ή επιτραπέζιο υπολογιστή



(Γ) Ιεραρχία μνήμης για διακομιστή

Χάσμα απόδοσης μνήμης



Σχεδίαση ιεραρχίας μνήμης

- Η σχεδίαση της ιεραρχίας μνήμης γίνεται πιο κρίσιμης σημασίας στους πρόσφατους πολυπύρηνους επεξεργαστές:
 - Το συνολικό μέγιστο εύρος ζώνης αυξάνεται με το πλήθος των πυρήνων:
 - Ο Intel Core i7 μπορεί να παράγει δύο αναφορές ανά πυρήνα ανά κύκλο ρολογιού
 - Με τέσσερις πυρήνες και ρολόι στα 3.2 GHz
 - 25.6 δις αναφορές δεδομένων των 64-bit ανά sec +
 - 12.8 δις αναφορές εντολών των 128-bit ανά sec
 - = 409.6 GB/s!
 - Το εύρος ζώνης της DRAM είναι μόνο 8% αυτού (34.1 GB/s)
 - Απαιτεί:
 - Κρυφές μνήμες με πολλαπλές θύρες (multi-port) και διοχέτευση
 - Δύο επίπεδα κρυφής μνήμης ανά πυρήνα
 - Κοινόχρηστη κρυφή μνήμη τρίτου επιπέδου μέσα στο τσιπ

Απόδοση και ηλεκτρική ισχύς

- Οι μικροεπεξεργαστές υψηλών επιδόσεων έχουν κρυφές μνήμες μέσα στο τσιπ με μέγεθος >10 MB
 - Η κρυφή μνήμη καταναλώνει μεγάλα ποσά επιφάνειας κυκλώματος και ηλεκτρικής ισχύος

Τα βασικά της ιεραρχίας μνήμης

- Όταν μια λέξη δεν βρίσκεται στην κρυφή μνήμη, συμβαίνει μια *αστοχία* (miss):
 - Προσκόμιση της λέξης από χαμηλότερο επίπεδο της ιεραρχίας, που απαιτεί μια αναφορά με μεγαλύτερο λανθάνοντα χρόνο
 - Το χαμηλότερο επίπεδο μπορεί να είναι μία άλλη κρυφή μνήμη ή η κύρια μνήμη
 - Προσκομίζονται επίσης και οι άλλες λέξεις που περιέχονται μέσα στο *μπλοκ* (block)
 - Εκμεταλλεύεται την χωρική τοπικότητα (spatial locality)
 - Τοποθέτηση του μπλοκ στην κρυφή μνήμη σε οποιαδήποτε θέση μέσα στο *σύνολό* της (set), που προσδιορίζεται από την διεύθυνση
 - διεύθυνση μπλοκ MOD πλήθος συνόλων κρυφής μνήμης

Τα βασικά της ιεραρχίας μνήμης

- n σύνολα (sets) \Rightarrow συσχετιστική συνόλου n -δρόμων (*n-way set associative*)
 - Κρυφή μνήμη άμεσης απεικόνισης (*direct-mapped cache*) \Rightarrow ένα μπλοκ σε κάθε σύνολο
 - Πλήρως συσχετιστική (*fully associative*) \Rightarrow ένα σύνολο
- Εγγραφή στην κρυφή μνήμη: δύο στρατηγικές
 - Ταυτόχρονη εγγραφή (*write-through*)
 - Άμεση ενημέρωση των χαμηλότερων επιπέδων της ιεραρχίας
 - Ετερόχρονη εγγραφή (*write-back*)
 - Ενημέρωση των χαμηλότερων επιπέδων της ιεραρχίας μόνο όταν ένα ενημερωμένο (γραμμένο) μπλοκ αντικαθίσταται
 - Και οι δύο στρατηγικές χρησιμοποιούν μια προσωρινή μνήμη εγγραφής (*write buffer*) για να κάνουν τις εγγραφές ασύγχρονες

Τα βασικά της ιεραρχίας μνήμης

- Ρυθμός αστοχίας (miss rate)
 - Κλάσμα των προσπελάσεων κρυφής μνήμης που έχουν αποτέλεσμα αστοχία
- Αιτίες αστοχίας
 - Υποχρεωτικές (Compulsory)
 - Πρώτη αναφορά σε ένα μπλοκ
 - Χωρητικότητας (Capacity)
 - Κάποια μπλοκ απορρίπτονται και αργότερα ανακτώνται πάλι
 - Διένεξης (Conflict)
 - Το πρόγραμμα κάνει επαναλαμβανόμενες αναφορές σε πολλές διευθύνσεις από διαφορετικά μπλοκ που απεικονίζονται στην ίδια θέση της κρυφής μνήμης

Τα βασικά της ιεραρχίας μνήμης

$$\frac{\text{Αστοχίες}}{\text{Εντολή}} = \frac{\text{Ρυθμός αστοχίας} \times \text{Προσπελάσεις μνήμης}}{\text{Πλήθος εντολών}} = \text{Ρυθμός αστοχίας} \times \frac{\text{Προσπελάσεις μνήμης}}{\text{Εντολή}}$$

Μέσος χρόνος προσπέλασης μνήμης = Χρόνος ευστοχίας + Ρυθμός αστοχίας × Ποινή αστοχίας

- Οι επεξεργαστές με εικασίας (speculation) και πολυνημάτωση (multithreading) μπορεί να εκτελούν άλλες εντολές κατά τη διάρκεια μιας αστοχίας
 - Μειώνεται η επίπτωση των αστοχιών στην απόδοση

Τα βασικά της ιεραρχίας μνήμης

- Έξι βασικές βελτιστοποιήσεις κρυφών μνημών:
 - Μεγαλύτερο μέγεθος μπλοκ
 - Μειώνει τις υποχρεωτικές αστοχίες
 - Αυξάνει τις αστοχίες χωρητικότητας και διένεξης, αυξάνει την ποινή αστοχίας
 - Μεγαλύτερη συνολική χωρητικότητα κρυφής μνήμης για μείωση του ρυθμού αστοχίας
 - Αυξάνει τον χρόνο ευστοχίας, αυξάνει την κατανάλωση ισχύος
 - Μεγαλύτερη συσχετιστικότητα
 - Μειώνει τις αστοχίες διένεξης
 - Αυξάνει τον χρόνο ευστοχίας, αυξάνει την κατανάλωση ισχύος
 - Μεγαλύτερος αριθμός επιπέδων κρυφής μνήμης
 - Μειώνει τον συνολικό χρόνο προσπέλασης μνήμης
 - Παροχή προτεραιότητας στις αστοχίες ανάγνωσης έναντι των αστοχιών εγγραφής
 - Μειώνει την ποινή αστοχίας
 - Αποφυγή της μετάφρασης διευθύνσεων κατά την δεικτοδότηση της κρυφής μνήμης
 - Μειώνει τον χρόνο ευστοχίας

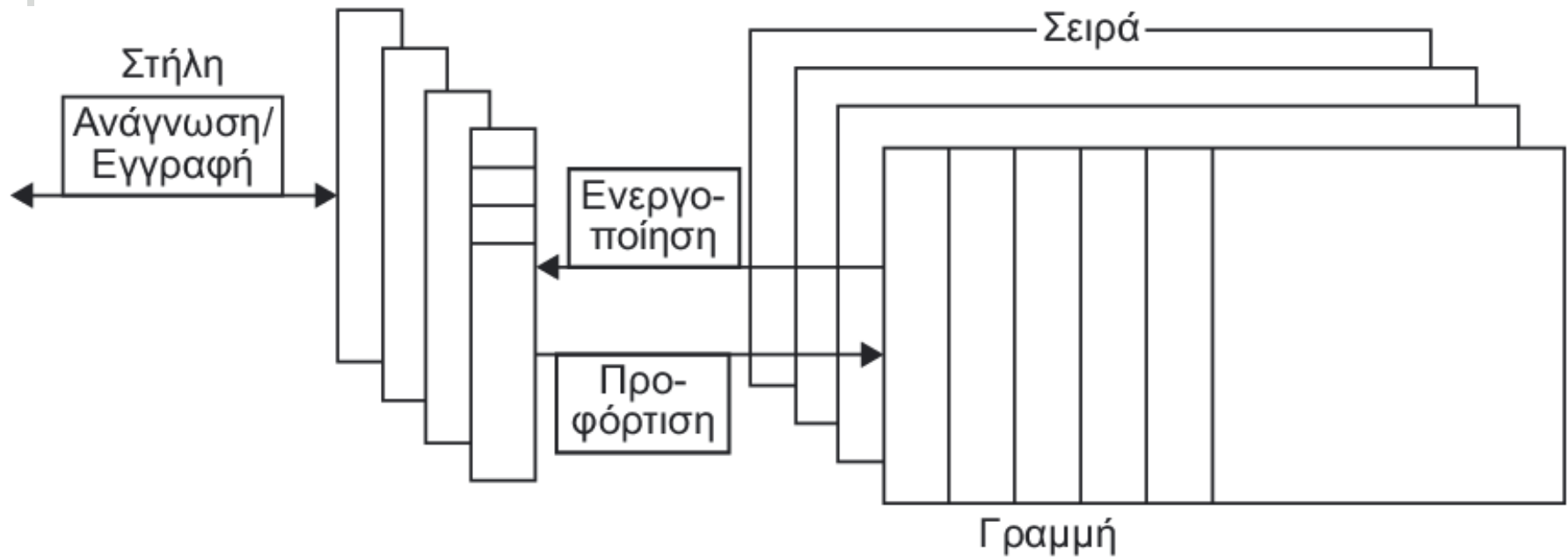
Τεχνολογία μνήμης και βελτιστοποιήσεις

- Μέτρα απόδοσης
 - Ο λανθάνων χρόνος αφορά τις κρυφές μνήμες
 - Το εύρος ζώνης αφορά τους πολυεπεξεργαστές και την είσοδο/έξοδο
 - Χρόνος προσπέλασης
 - Χρόνος μεταξύ του αιτήματος ανάγνωσης και της στιγμής που φθάνει η επιθυμητή λέξη
 - Χρόνος κύκλου
 - Ελάχιστος χρόνος μεταξύ μη σχετιζόμενων αιτημάτων προς τη μνήμη
- Η μνήμη SRAM έχει χαμηλό λανθάνοντα χρόνο, χρησιμοποιείται για κρυφή μνήμη
- Οργάνωση των τσιπ DRAM σε σειρές (banks) για μεγάλο εύρος ζώνης, χρήση ως κύρια μνήμη

Τεχνολογία μνήμης

- SRAM
 - Απαιτεί χαμηλή ισχύ για τη διατήρηση των bit
 - Απαιτεί 6 τρανζίστορ ανά bit
- DRAM
 - Πρέπει να ξαναγράφεται αφού διαβαστεί
 - Πρέπει επίσης να ανανεώνεται (refresh) περιοδικά
 - Κάθε ~ 8 ms (περίπου 5% του χρόνου)
 - Κάθε γραμμή πρέπει να ανανεώνεται ταυτόχρονα
 - Ένα τρανζίστορ ανά bit
 - Οι γραμμές διεύθυνσης πολυπλέκονται:
 - Πάνω μισό της διεύθυνσης: στροβός προσπέλασης γραμμής (row access strobe – RAS)
 - Κάτω μισό της διεύθυνσης: στροβός προσπέλασης στήλης (column access strobe – CAS)

Εσωτερική οργάνωση DRAM



Τεχνολογία μνήμης

- Amdahl:
 - Η χωρητικότητα μνήμης πρέπει να αυξάνει γραμμικά με την ταχύτητα του επεξεργαστή
 - Δυστυχώς, η χωρητικότητα και η ταχύτητα της μνήμης δεν μπόρεσε να παρακολουθήσει τους επεξεργαστές
- Κάποιες βελτιστοποιήσεις:
 - Πολλαπλές προσπελάσεις στην ίδια γραμμή
 - Σύγχρονη (synchronous) DRAM (SDRAM)
 - Προσθήκη ρολογιού στη διασύνδεση της DRAM
 - Τρόπος λειτουργίας ριπής (burst) με την κρίσιμη λέξη πρώτα
 - Φαρδύτερες διασυνδέσεις
 - Διπλός ρυθμός δεδομένων (double data rate – DDR)
 - Πολλαπλές σειρές (banks) σε κάθε τσιπ DRAM

Βελτιστοποιήσεις μνήμης

Έτος παραγωγής	Μέγεθος τσιπ	Τύπος DRAM	Βέλτιστη περίπτωση χρόνου προσπέλασης (χωρίς προφόρτιση)			Με απαίτηση προφόρτισης
			Χρόνος RAS (ns)	Χρόνος CAS (ns)	Σύνολο (ns)	Σύνολο (ns)
2000	256M bit	DDR1	21	21	42	63
2002	512M bit	DDR1	15	15	30	45
2004	1G bit	DDR2	15	15	30	45
2006	2G bit	DDR2	10	10	20	30
2010	4G bit	DDR3	13	13	26	39
2016	8G bit	DDR4	13	13	26	39

Βελτιστοποιήσεις μνήμης

Πρότυπο	Ρυθμός ρολογιού E/E	M (εκατομμύρια) μεταφορές/s	Όνομα DRAM	MiB/s/DIMM	Όνομα DIMM
DDR1	133	266	DDR266	2 128	PC2100
DDR1	150	300	DDR300	2 400	PC2400
DDR1	200	400	DDR400	3 200	PC3200
DDR2	266	533	DDR2-533	4 264	PC4300
DDR2	333	667	DDR2-667	5 336	PC5300
DDR2	400	800	DDR2-800	6 400	PC6400
DDR3	533	1 066	DDR3-1066	8 528	PC8500
DDR3	666	1 333	DDR3-1333	10 664	PC10700
DDR3	800	1 600	DDR3-1600	12 800	PC12800
DDR4	1 333	2 666	DDR4-2666	21 300	PC21300

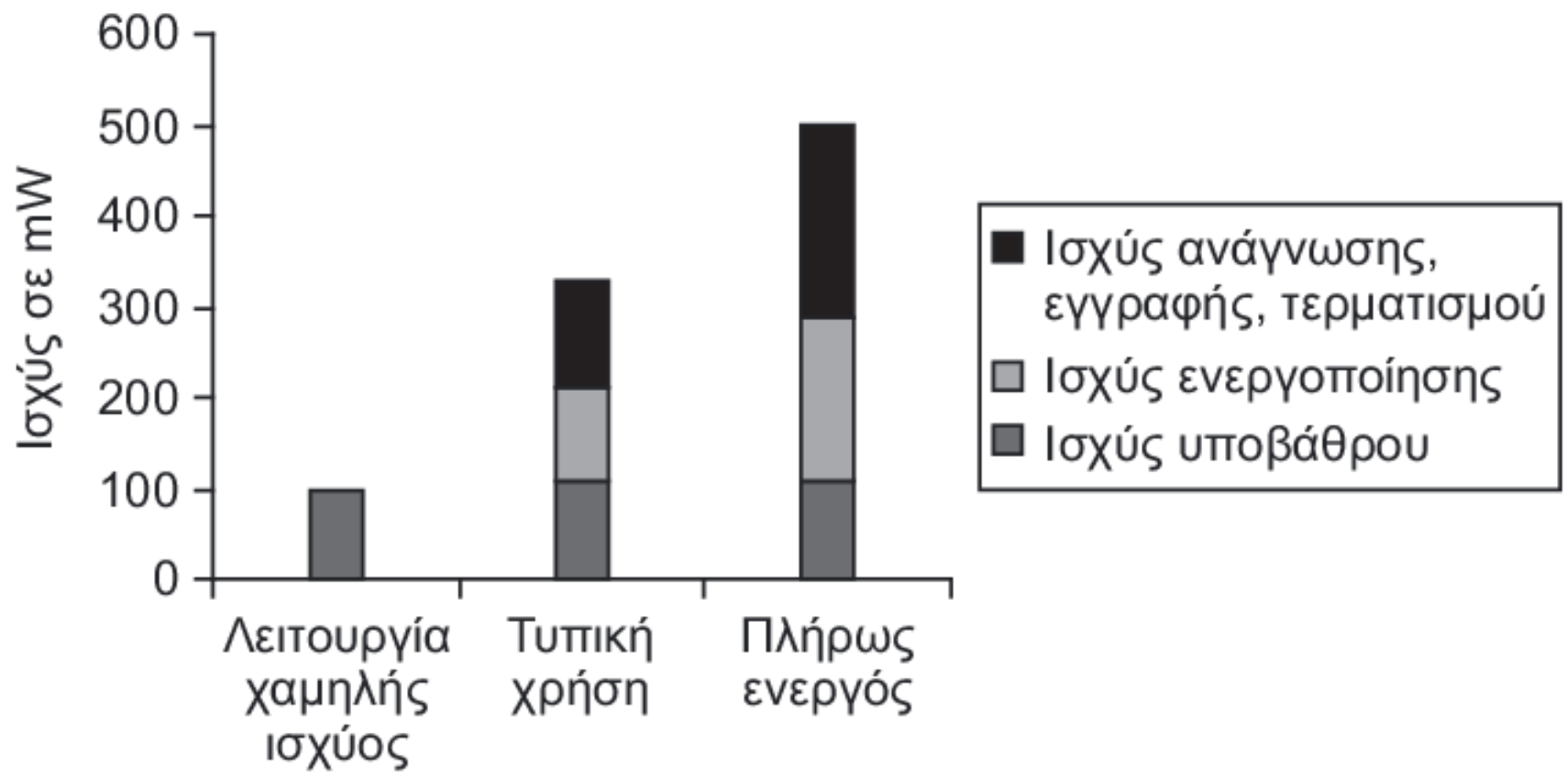
Βελτιστοποιήσεις μνήμης

- **DDR:**
 - **DDR2**
 - Χαμηλότερη ισχύς (2.5 V -> 1.8 V)
 - Υψηλότεροι ρυθμοί ρολογιού (266 MHz, 333 MHz, 400 MHz)
 - **DDR3**
 - 1.5 V
 - 800 MHz
 - **DDR4**
 - 1-1.2 V
 - 1333 MHz
- Η GDDR5 είναι μνήμη γραφικών που βασίζεται στην DDR3

Βελτιστοποιήσεις μνήμης

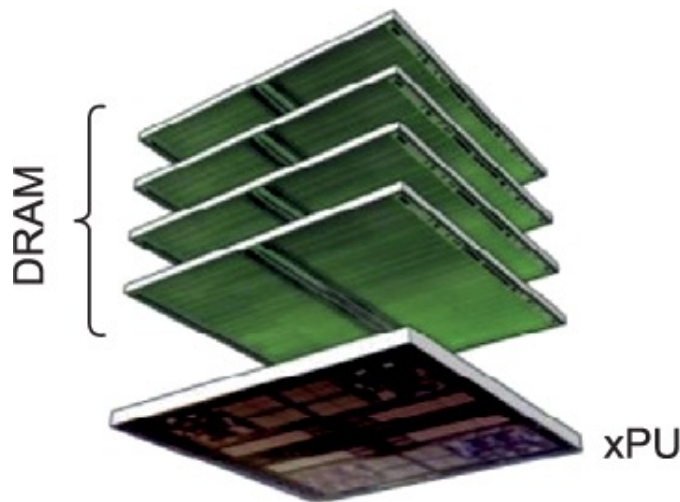
- Μείωση της κατανάλωσης ισχύος στις SDRAM:
 - Χαμηλότερη τάση
 - Κατάσταση λειτουργίας χαμηλής ισχύος (low power mode) (αγνοεί το ρολόι, αλλά συνεχίζει να κάνει ανανέωση)
- Μνήμη γραφικών:
 - Επίτευξη 2-5 X μεγαλύτερο εύρος ζώνης ανά DRAM σε σχέση με την DDR3
 - Φαρδύτερες διασυνδέσεις (32 έναντι 16 bit)
 - Υψηλότερος ρυθμός ρολογιού
 - Εφικτό επειδή συνδέονται με συγκόλληση (soldering) και όχι μέσω υποδοχών (sockets) για μονάδες DIMM

Κατανάλωση ισχύος μνήμης

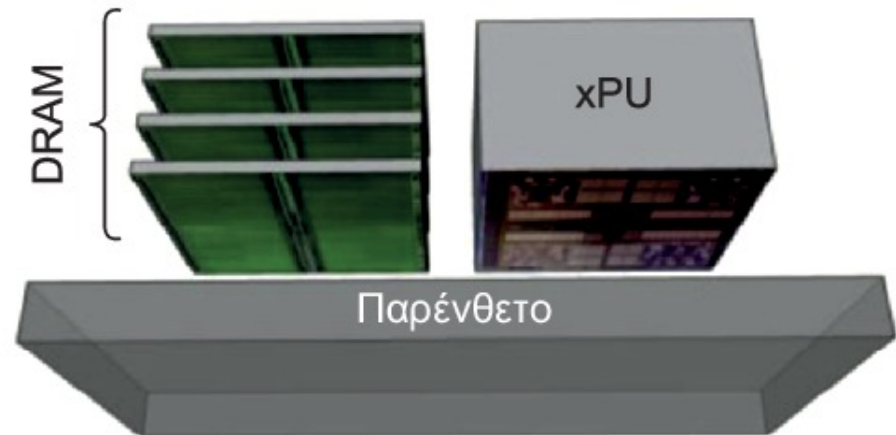


Στοιβαγμένες/ενσωματωμένες DRAM

- Στοιβαγμένες (stacked) DRAM στην ίδια συσκευασία με τον επεξεργαστή
 - Μνήμη μεγάλου εύρους ζώνης (High Bandwidth Memory – HBM)



Κατακόρυφη στοίβαξη (3D)



Στοίβαξη με παρένθετο (2.5D)

Μνήμη Φλας

- Τύπος μνήμης EEPROM
- Τύποι: NAND (πιο πυκνή) και NOR (πιο γρήγορη)
- Μνήμη NAND Φλας:
 - Οι αναγνώσεις είναι ακολουθιακές, διαβάζουν ολόκληρη σελίδα (0.5 ως 4 KiB)
 - 25 μ s για το πρώτο byte, 40 MiB/s για τα επόμενα
 - SDRAM: 40 ns για το πρώτο byte, 4.8 GB/s για τα επόμενα
 - 2 KiB μεταφορά: 75 μ s έναντι 500 ns της SDRAM, 150X πιο αργή
 - 300 ως 500X ταχύτερη από τον μαγνητικό δίσκο

Μνήμη Φλας NAND

- Πρέπει να διαγραφεί (σε μπλοκ) πριν να επανεγγραφεί
- Μη πτητική (nonvolatile), μπορεί να χρησιμοποιεί μηδενική ηλεκτρική ισχύ
- Περιορισμένος αριθμός κύκλων εγγραφής (~100 000)
- \$2/GiB, σε σύγκριση με τα \$20-40/GiB της SDRAM και τα \$0.09/GiB του μαγνητικού δίσκου
- Μνήμη αλλαγής φάσης (Phase-Change Memory ή Memristor – memory resistor)
 - Ενδεχομένως 10X βελτίωση στην απόδοση εγγραφής και 2X βελτίωση στην απόδοση ανάγνωσης

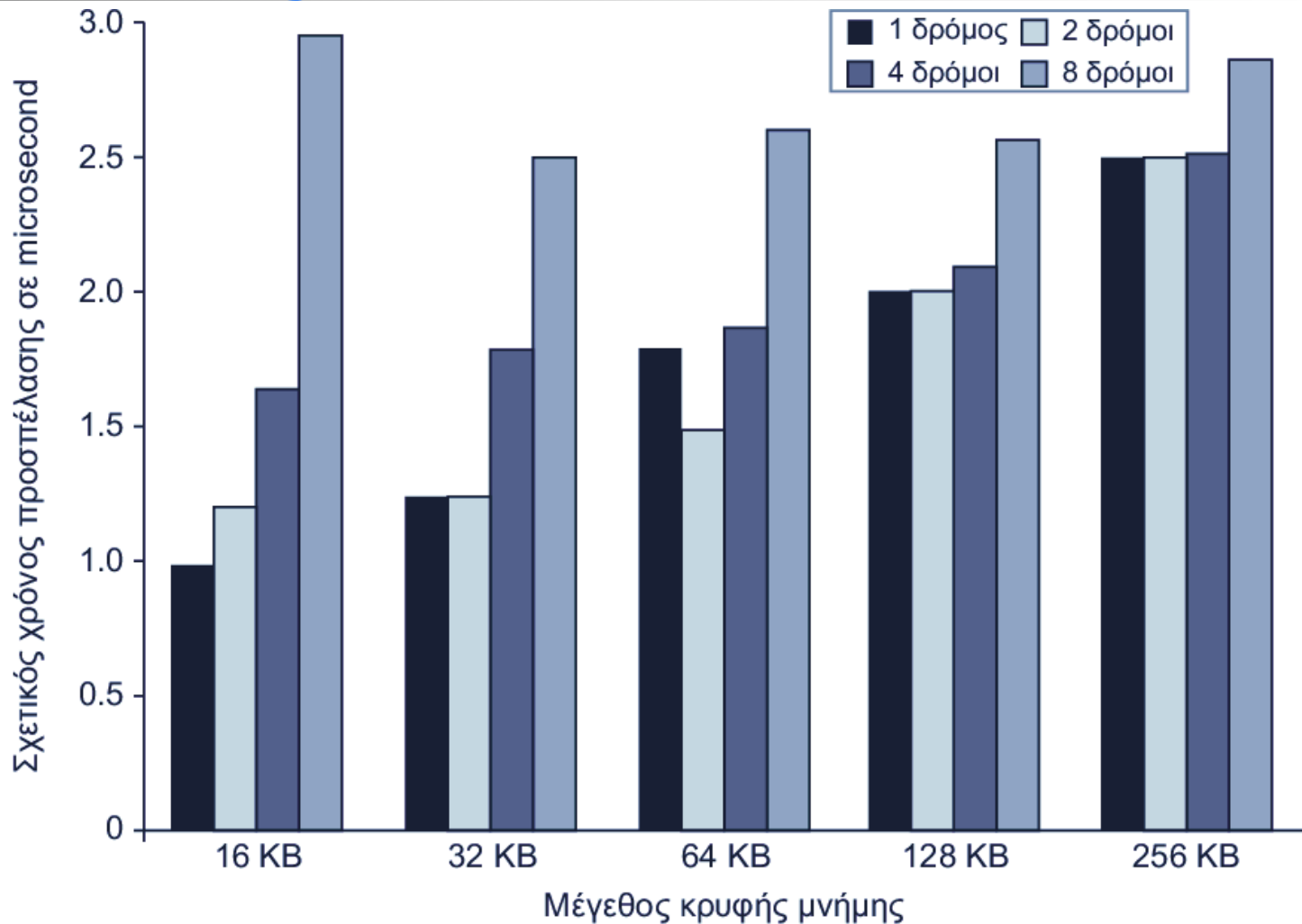
Φερεγγυότητα μνήμης

- Η μνήμη είναι ευπαθής σε κοσμική ακτινοβολία
- *Ήπια σφάλματα (Soft errors)*: δυναμικά σφάλματα
 - Ανιχνεύονται και διορθώνονται με κώδικες διόρθωσης σφαλμάτων (error correcting codes – ECC)
- *Σκληρά σφάλματα (Hard errors)*: μόνιμα σφάλματα
 - Χρήση εφεδρικών σειρών προς αντικατάσταση των ελαττωματικών σειρών
- Chipkill («Φόνος» τσιπ): τεχνική ανάκαμψης από σφάλματα που μοιάζει με RAID

Προηγμένες βελτιστοποιήσεις

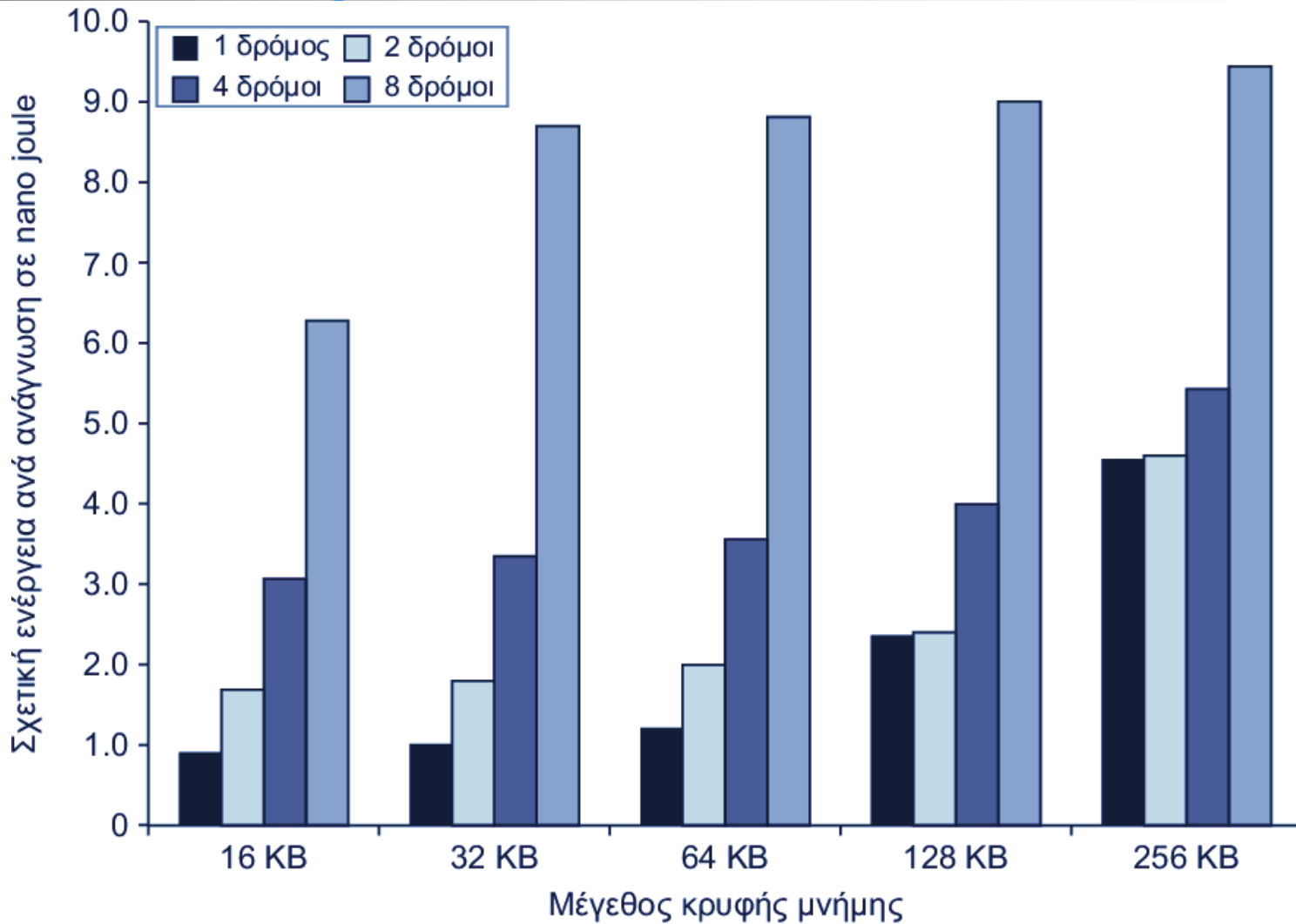
- Μείωση χρόνου ευστοχίας
 - Μικρές και απλές κρυφές μνήμες πρώτου επιπέδου
 - Πρόβλεψη δρόμου (way prediction)
- Αύξηση εύρους ζώνης
 - Κρυφές μνήμες με διοχέτευση (pipelining), κρυφές μνήμες με πολλές σειρές (multibanked), μη ανασταλτικές (non-blocking) κρυφές μνήμες
- Μείωση ποινής αστοχίας
 - Πρώτα η κρίσιμη λέξη, συγχώνευση των προσωρινών μνημών εγγραφής (write buffers)
- Μείωση ρυθμού αστοχίας
 - Βελτιστοποιήσεις μεταγλωττιστή
- Μείωση ποινής αστοχίας ή ρυθμού αστοχίας μέσω παραλληλοποίησης
 - Προ-προσκόμιση (prefetching) μέσω υλικού ή μεταγλωττιστή

Μέγεθος L1 και συσχετιστικότητα



Χρόνος προσπέλασης ως προς μέγεθος και συσχετιστικότητα

Μέγεθος L1 και συσχέτιστικότητα



Ενέργεια ανά ανάγνωση ως προς μέγεθος και συσχέτιστικότητα

Πρόβλεψη δρόμου

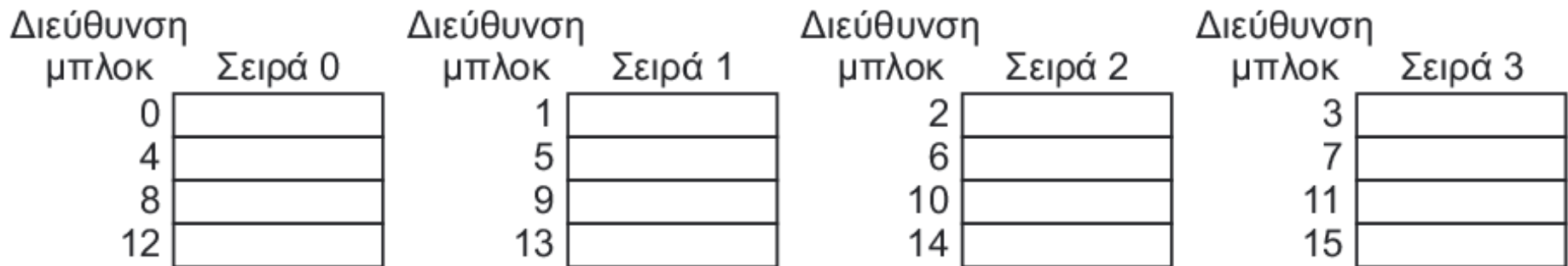
- Για τη βελτίωση του χρόνου ευστοχίας, πρόβλεψε τον δρόμο για να τεθεί νωρίς τιμή στον πολυπλέκτη
 - Μια εσφαλμένη πρόβλεψη δίνει μεγαλύτερο χρόνο ευστοχίας
 - Ακρίβεια πρόβλεψης
 - > 90% για δύο δρόμων
 - > 80% για τέσσερις δρόμους
 - Κρυφή μνήμη εντολών: καλύτερη ακρίβεια από των δεδομένων
 - Πρωτοχρησιμοποιήθηκε στον MIPS R10000 στα μέσα της δεκαετίας του 1990
 - Χρησιμοποιείται στον ARM Cortex-A8
- Επέκταση για πρόβλεψη και του μπλοκ
 - “Επιλογή δρόμου” (“Way selection”)
 - Αυξάνει την ποινή της εσφαλμένης πρόβλεψης

Κρυφές μνήμες με διοχέτευση

- Χρησιμοποίησε διοχέτευση στην προσπέλαση της κρυφής μνήμης για αύξηση του εύρους ζώνης
 - Παραδείγματα:
 - Pentium: 1 κύκλος
 - Pentium Pro – Pentium III: 2 κύκλοι
 - Pentium 4 – Core i7: 4 κύκλοι
- Αυξάνει την ποιινή της εσφαλμένης πρόβλεψης διακλάδωσης
- Καθιστά ευκολότερη την αύξηση της συσχετιστικότητας

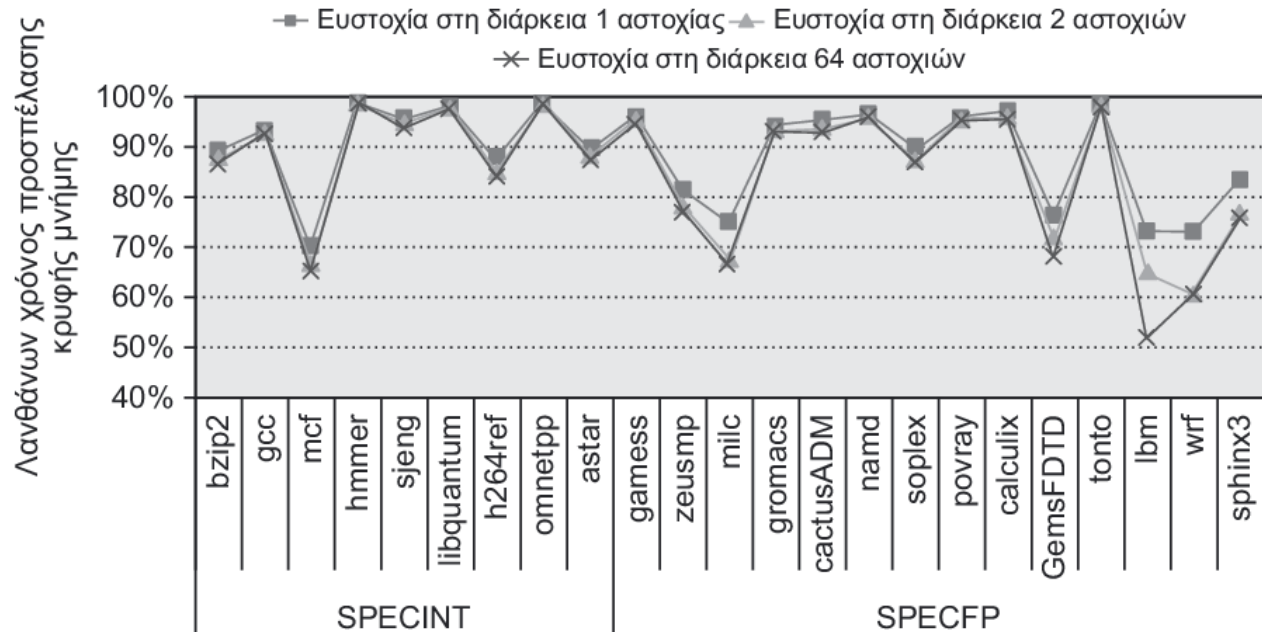
Κρυφές μνήμες πολλών σειρών

- Οργάνωσε την κρυφή μνήμη ως ανεξάρτητες σειρές (banks) για υποστήριξη ταυτόχρονης προσπέλασης
 - Ο ARM Cortex-A8 υποστηρίζει 1-4 σειρές για L2
 - Ο Intel i7 υποστηρίζει 4 σειρές για L1 και 8 σειρές για L2
- Πλέξη (interleave) των σειρών με βάση τη διεύθυνση μπλοκ



Μη ανασταλτικές κρυφές μνήμες

- Επίτρεψε τις ευστοχίες πριν να ολοκληρωθούν οι προηγούμενες αστοχίες
 - Ευστοχία στη διάρκεια αστοχίας (“Hit under miss”)
 - Ευστοχία στη διάρκεια πολλών αστοχιών (“Hit under multiple miss”)
- Η L2 πρέπει να το υποστηρίζει αυτό
- Γενικά, οι επεξεργαστές μπορούν να κρύβουν την ποινή της αστοχίας L1 αλλά όχι την ποινή της αστοχίας L2



Κρίσιμη λέξη πρώτη, Πρώιμη επανεκκίνηση

- Κρίσιμη λέξη πρώτη (critical word first)
 - Αίτηση να έρθει από τη μνήμη η πρώτη λέξη που αστοχεί
 - Στείλε τη στον επεξεργαστή μόλις φτάσει
- Πρώιμη επανεκκίνηση (early restart)
 - Αιτήσεις λέξεων στην κανονική σειρά
 - Στείλε την λέξη που αστόχησε στον επεξεργαστή μόλις φτάσει
- Η αποτελεσματικότητα αυτών των στρατηγικών εξαρτάται από το μέγεθος του μπλοκ και την πιθανότητα μιας άλλης προσπάθειας στο τμήμα του μπλοκ που δεν έχει προσκομιστεί ακόμη

Συγχώνευση προσωρινής μνήμης εγγραφής

- Κατά την αποθήκευση σε ένα μπλοκ που βρίσκεται ήδη σε αναμονή στην προσωρινή μνήμη εγγραφής (write buffer), ενημέρωσε και την προσωρινή μνήμη εγγραφής
- Μειώνει τις καθυστερήσεις που οφείλονται σε μια γεμάτη προσωρινή μνήμη εγγραφής
- Δεν εφαρμόζεται σε διευθύνσεις εισόδου/εξόδου

Διεύθυνση εγγραφής	V	V	V	V		
100	1	Mem[100]	0	0	0	0
108	1	Mem[108]	0	0	0	0
116	1	Mem[116]	0	0	0	0
124	1	Mem[124]	0	0	0	0

Χωρίς συγχώνευση προσωρινής μνήμης εγγραφής

Διεύθυνση εγγραφής	V	V	V	V				
100	1	Mem[100]	1	Mem[108]	1	Mem[116]	1	Mem[124]
	0		0		0		0	
	0		0		0		0	
	0		0		0		0	

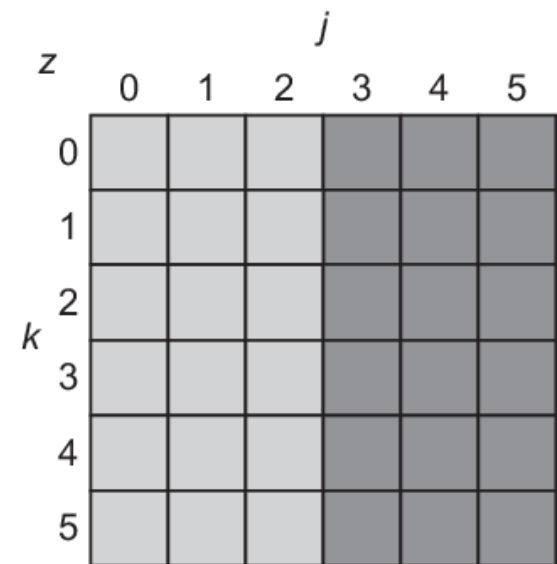
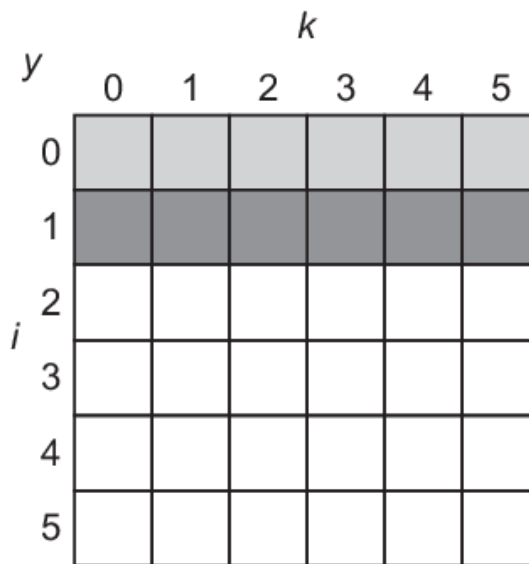
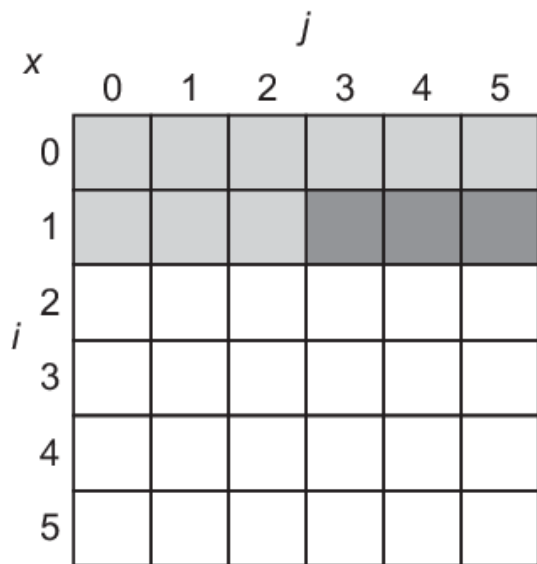
Με συγχώνευση προσωρινής μνήμης εγγραφής

Βελτιστοποιήσεις μεταγλωττιστή

- Εναλλαγή βρόχου (loop interchange)
 - Εναλλαγή ένθετων βρόχων για να γίνει η προσπέλαση μνήμης σε ακολουθιακή σειρά
- Διαίρεση σε μπλοκ (blocking)
 - Αντί για προσπέλαση ολόκληρων σειρών ή στηλών, διαίρεση τους πίνακες σε μπλοκ
 - Απαιτεί περισσότερες προσπελάσεις μνήμης αλλά βελτιώνει την τοπικότητα των αναφορών

Διαίρεση σε μπλοκ

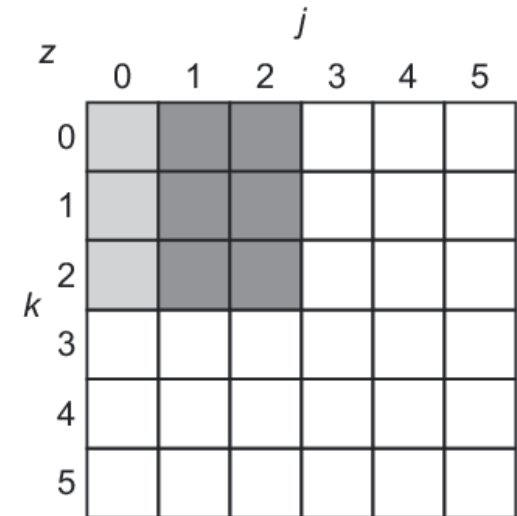
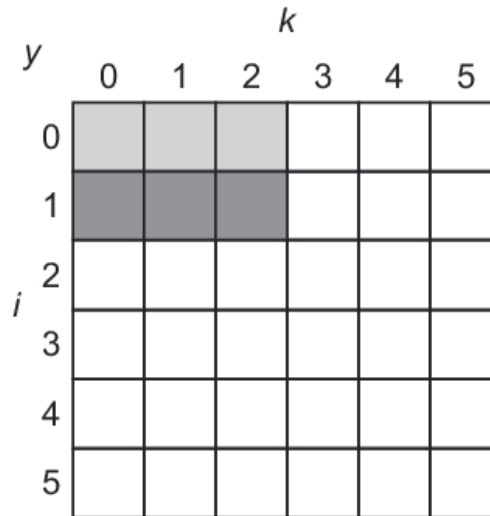
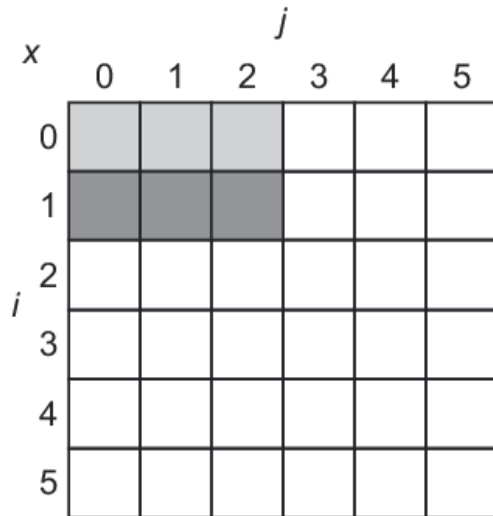
```
for (i = 0; i < N; i = i + 1)
  for (j = 0; j < N; j = j + 1)
  {
    r = 0;
    for (k = 0; k < N; k = k + 1)
      r = r + y[i][k]*z[k][j];
    x[i][j] = r;
  };
```



Διαίρεση σε μπλοκ

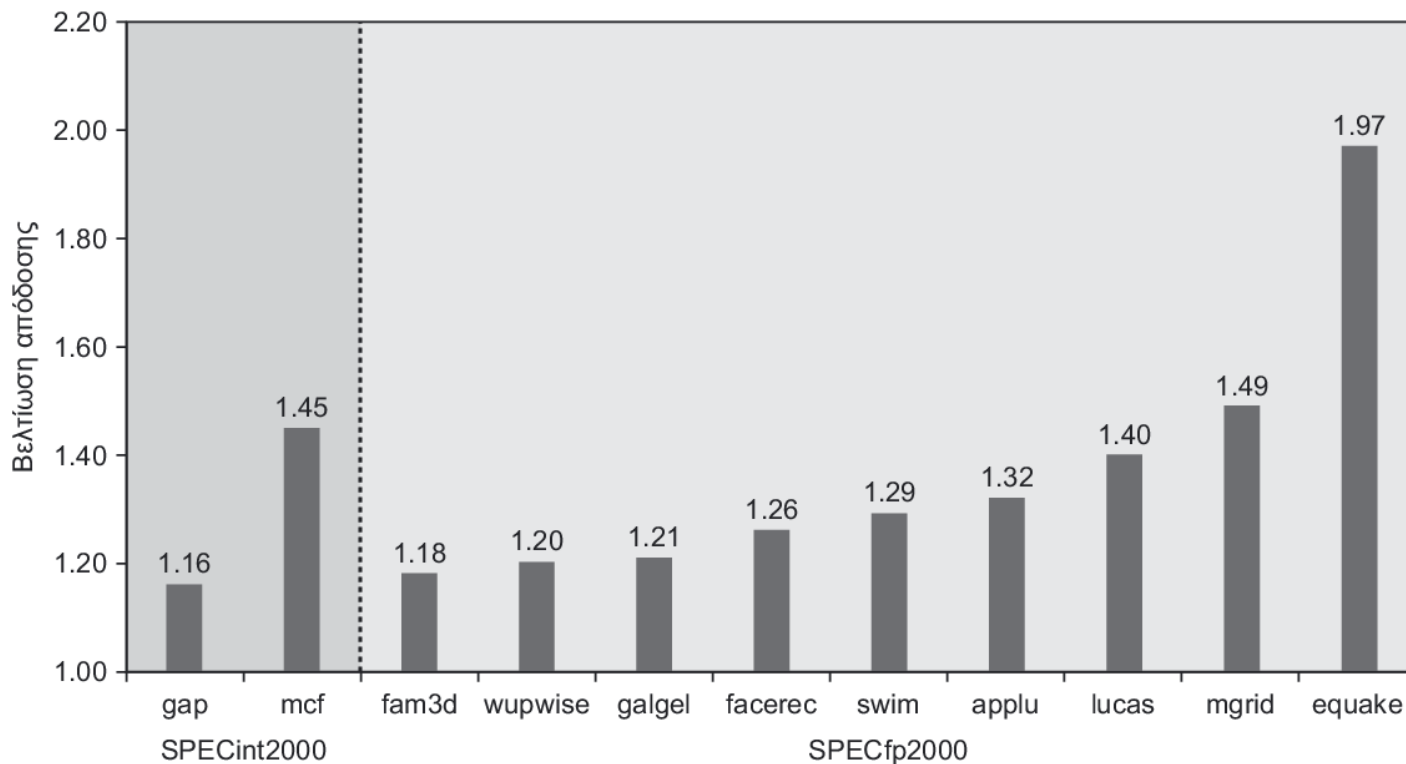
```

for (jj = 0; jj < N; jj = jj + B)
  for (kk = 0; kk < N; kk = kk + B)
    for (i = 0; i < N; i = i + 1)
      for (j = jj; j < min(jj + B,N); j = j + 1)
        {
          r = 0;
          for (k = kk; k < min(kk + B,N); k = k + 1)
            r = r + y[i][k]*z[k][j];
          x[i][j] = x[i][j] + r;
        }
    
```



Προ-προσκόμιση μέσω υλικού

- Hardware prefetching
- Προσκόμιση δύο μπλοκ σε περίπτωση αστοχίας (μαζί το επόμενο στη σειρά μπλοκ)



Προ-προσκόμιση στον Pentium 4

Προ-προσκόμιση μεταγλωττιστή

- Εισαγωγή εντολών προ-προσκόμισης πριν να απαιτηθούν τα δεδομένα
- Δεν προκαλεί σφάλμα (non-faulting): η προ-προσκόμιση δεν προκαλεί εξαιρέσεις
- Προ-προσκόμιση σε καταχωρητή (register prefetch)
 - Φορτώνει δεδομένα σε καταχωρητή
- Προ-προσκόμιση σε κρυφή μνήμη (cache prefetch)
 - Φορτώνει δεδομένα στην κρυφή μνήμη
- Συνδυάζεται με ξετύλιγμα βρόχου και διοχέτευση με λογισμικό (software pipelining)

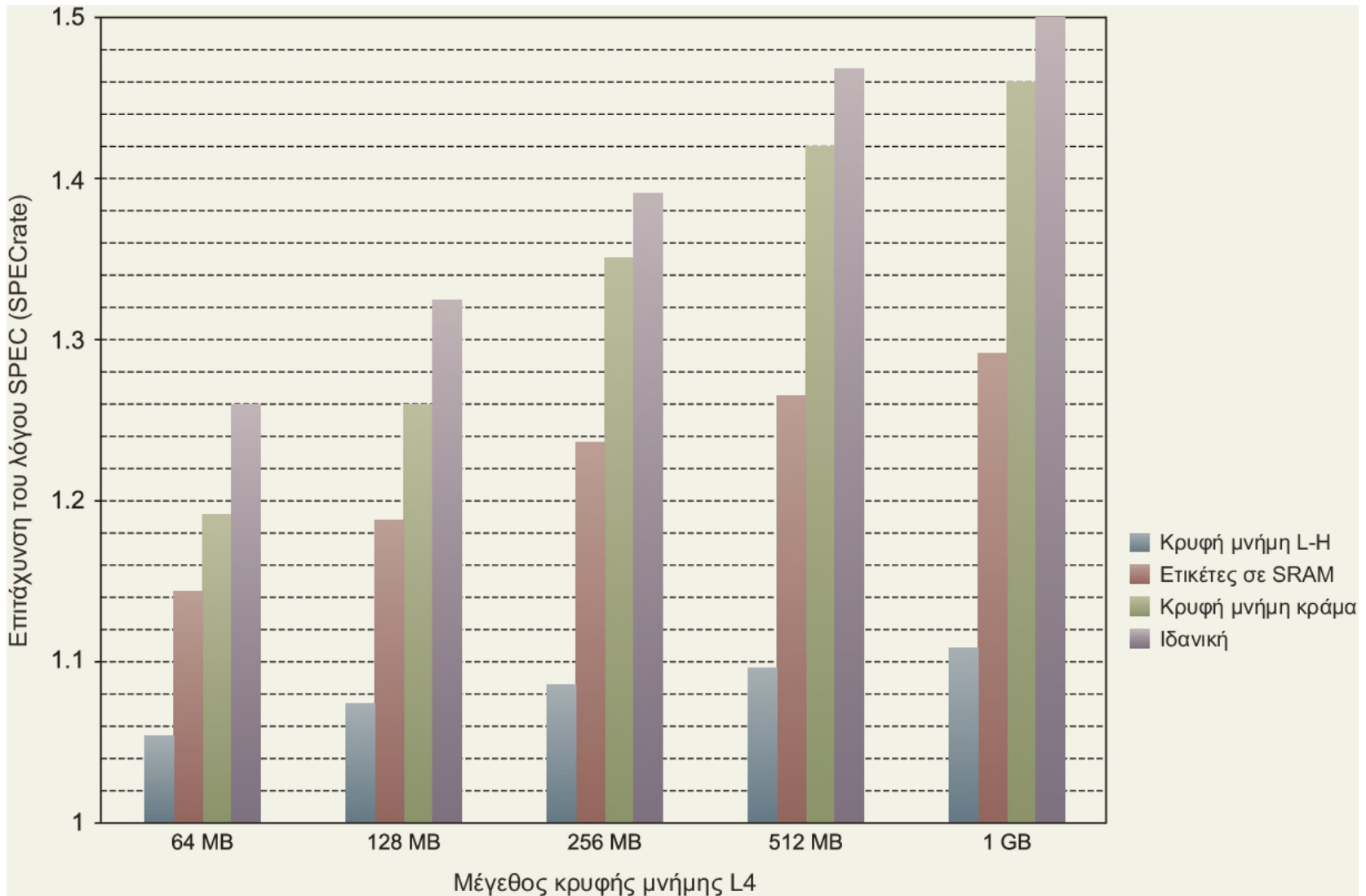
Χρήση μνήμης HBM για επέκταση της ιεραρχίας

- High bandwidth memory (HBM) – μνήμη μεγάλου εύρους ζώνης
- 128 MiB έως 1 GiB
- Τα μικρότερα μπλοκ απαιτούν σημαντικό χώρο για την αποθήκευση ετικετών
- Τα μεγαλύτερα μπλοκ είναι πιθανόν μη αποδοτικά
- Μια προσέγγιση (L-H – Loh-Hill):
 - Κάθε γραμμή της SDRAM είναι ένας αριθμοδείκτης μπλοκ
 - Κάθε γραμμή περιέχει σύνολο ετικετών και 29 τμήματα δεδομένων
 - Συσχετιστική συνόλου 29 δρόμων
 - Η ευστοχία απαιτεί προσπέλαση στήλης (CAS)

Χρήση μνήμης HBM για επέκταση της ιεραρχίας

- Μια άλλη προσέγγιση (κρυφή μνήμη κράμα – alloy cache):
 - Τοποθετεί μαζί την ετικέτα και τα δεδομένα
 - Χρησιμοποιεί άμεση απεικόνιση
- Και οι δύο μέθοδοι απαιτούν δύο προσπελάσεις της DRAM για τις αστοχίες
 - Δύο λύσεις:
 - Χρήση χάρτη για την παρακολούθηση των μπλοκ
 - Πρόβλεψη πιθανών αστοχιών

Χρήση μνήμης HBM για επέκταση της ιεραρχίας



Σύνοψη (1)

Τεχνική	Χρόνος ευστοχίας	Εύρος ζώνης	Ποινή αστοχίας	Ρυθμός αστοχίας	Κατανάλωση ισχύος	Κόστος/πολυπλο- κότητα υλικού	Σχόλιο
Μικρές και απλές κρυφές μνήμες	+			-	+	0	Προφανής • χρησιμοποιείται ευρέως
Κρυφές μνήμες πρόβλεψης δρόμου	+				+	1	Χρησιμοποιήθηκε στον Pentium 4
Κρυφές μνήμες με διοχέτευση και σειρές	-	+				1	Χρησιμοποιείται ευρέως
Μη ανασταλτικές κρυφές μνήμες		+	+			3	Χρησιμοποιείται ευρέως
Η κρίσιμη λέξη πρώτα και πρώιμη επανεκκίνηση			+			2	Χρησιμοποιείται ευρέως
Συγχώνευση προσωρινής μνήμης εγγραφής			+			1	Χρησιμοποιείται ευρέως με την ταυτόχρονη εγγραφή
Τεχνικές μεταγλωττιστών για τη μείωση των αστοχιών κρυφής μνήμης				+		0	Το λογισμικό είναι πρόκληση, αλλά πολλοί μεταγλωττιστές χειρίζονται συνηθισμένους υπολογισμούς γραμμικής άλγεβρας

Σύνοψη (2)

Προ-προσκόμιση με υλικό για εντολές και δεδομένα	+	+	-	2 για εντολές, 3 για δεδομένα	Οι περισσότεροι παρέχουν εντολές προ-προσκόμισης • σύγχρονοι επεξεργαστές υψηλών επιδόσεων προ-προσκομίζουν αυτόματα μέσω υλικού	
Προ-προσκόμιση με τον έλεγχο του μεταγλωττιστή	+	+		3	Απαιτεί μη ανασταλτική κρυφή μνήμη • πιθανή επιβάρυνση σε εντολές • υπάρχει σε πολλές CPU	
Μνήμη HBM ως πρόσθετο επίπεδο κρυφής μνήμης	+/-	-	+	+	3	Εξαρτάται από τη νέα τεχνολογία συσκευασίας. Η επίδραση εξαρτάται πολύ από τις βελτιώσεις στον ρυθμό ευστοχίας

Εικονική μνήμη και εικονικές μηχανές

- Προστασία μέσω εικονικής μνήμης
 - Διατηρεί τις διεργασίες στον δικό τους χώρο μνήμης
- Ρόλος της αρχιτεκτονικής
 - Παροχή τρόπου λειτουργίας χρήστη και τρόπου λειτουργίας επόπτη (supervisor)
 - Προστασία συγκεκριμένων πτυχών της κατάστασης της CPU
 - Παροχή μηχανισμών για μετάβαση μεταξύ τρόπου λειτουργίας χρήστη και επόπτη
 - Παροχή μηχανισμών για τον περιορισμό των προσπελάσεων μνήμης
 - Παροχή TLB για μετάφραση διευθύνσεων

Εικονικές μηχανές

- Υποστήριξη απομόνωσης και ασφάλειας
- Διαμοιρασμός ενός υπολογιστή μεταξύ πολλών μη σχετιζόμενων χρηστών
- Έγιναν εφικτές λόγω της καθαρής ταχύτητας των επεξεργαστών, αφού η επιβάρυνση έγινε πιο αποδεκτή
- Επιτρέπει την εμφάνιση προς τον χρήστη διαφορετικών αρχιτεκτονικών συνόλου εντολών και λειτουργικών συστημάτων
 - “Εικονικές μηχανές συστήματος” (System Virtual Machines – SVM)
 - Το λογισμικό των SVM ονομάζεται «πρόγραμμα παρακολούθηση εικονικής μηχανής» (“virtual machine monitor”) ή «υπερεπόπτης» (“hypervisor”)
 - Οι μεμονωμένες εικονικές μηχανές που εκτελούνται υπό το πρόγραμμα παρακολούθησης ονομάζονται «εικονικές μηχανές επισκέπτες» (“guest VMs”)

Απαιτήσεις των προγραμμάτων VMM

- Το λογισμικό επισκέπτης πρέπει:
 - Να συμπεριφέρεται σαν να εκτελείται σε εγγενές υλικό
 - Να μην μπορεί να αλλάζει την κατανομή των πόρων του πραγματικού συστήματος
- Οι VMM πρέπει να μπορούν να εκτελούν μεταγωγή περιβάλλοντος (context switch) μεταξύ επισκεπτών
- Το υλικό πρέπει να επιτρέπει:
 - Τρόπους λειτουργίας συστήματος και χρήστη
 - Προνομιούχο (privileged) υποσύνολο εντολών για κατανομή των πόρων του συστήματος

Επίδραση των εικονικών μηχανών στην εικονική μνήμη

- Κάθε λειτουργικό σύστημα επισκέπτης διατηρεί το δικό του σύνολο πινάκων σελίδων
 - Το VMM προσθέτει ένα επίπεδο μνήμης μεταξύ της φυσικής και της εικονικής μνήμης που ονομάζεται «πραγματική» μνήμη (real memory)
 - Το VMM διατηρεί έναν σκιώδη (shadow) πίνακα σελίδων που απεικονίζει τις εικονικές διευθύνσεις επισκέπτη σε φυσικές διευθύνσεις
 - Απαιτείται το VMM να ανιχνεύει τις αλλαγές του επισκέπτη στον δικό του πίνακα σελίδων
 - Συμβαίνει φυσιολογικά αν η προσπέλαση του δείκτη πίνακα σελίδων είναι μια προνομιούχος λειτουργία

Επέκταση της ISA για εικονικοποίηση

- Στόχοι:
 - Αποφυγή εκκένωσης των TLB
 - Χρήση ένθετων πινάκων σελίδων αντί για σκιώδεις πίνακες σελίδων
 - Άδεια στις συσκευές να χρησιμοποιούν την DMA για την μετακίνηση δεδομένων
 - Άδεια στο λειτουργικό σύστημα επισκέπτη να χειρίζεται διακοπές συσκευών
 - Για ασφάλεια: άδεια στα προγράμματα να διαχειρίζονται κρυπτογραφημένα μέρη κώδικα και δεδομένων

Πλάνες και παγίδες

- Πρόβλεψη απόδοσης της κρυφής μνήμης για ένα πρόγραμμα από ένα άλλο
- Προσομοίωση αρκετών εντολών για λήψη ακριβών μετρήσεων απόδοσης της ιεραρχίας μνήμης
- Παράλειψη παροχής μεγάλου εύρους ζώνης μνήμης σε ένα σύστημα που βασίζεται σε κρυφή μνήμη